

Title of the Prior Art

Japanese Published Patent Application No.2003-185692

Date of Publication: July 3, 2003

Concise Statement of Relevancy

Translation of Paragraph [0023]

[0023]

Further, the determination signal adjustment circuit 15 comprises an upper limit comparator 19 which compares the reference voltage equivalent to the determination signal 14 at the maximum loading prior to its characteristic change, with the determination signal 14 outputted from the no-loading determination circuit 6, and outputs an L level signal if the determination signal 14 is larger than the reference voltage; a lower limit comparator 20 which compares the reference voltage equivalent to the determination signal 14 at the minimum no-loading prior to its characteristic change, with the determination signal 14 outputted from the no-loading determination circuit 6, and outputs an L level signal if the determination signal 14 is smaller than the reference voltage; a specified voltage 16 and resistances 17 and 18 which generate specified voltages equivalent to the determination signals 14 at the maximum no-loading and the minimum loading prior to their characteristic changes; a thyristor 24 which apparently lowers an output voltage that is outputted from a constant current source 1 to be inputted to the unloading determination circuit 6; an OR circuit 21 which activates the thyristor 24 when H level signals are outputted from both the upper limit comparator 19

and the lower limit comparator 20; and a filter circuit 23 which absorbs transient changes of the signals outputted from the OR circuit 21.



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2003185692 A**(43) Date of publication of application: **03.07.03**

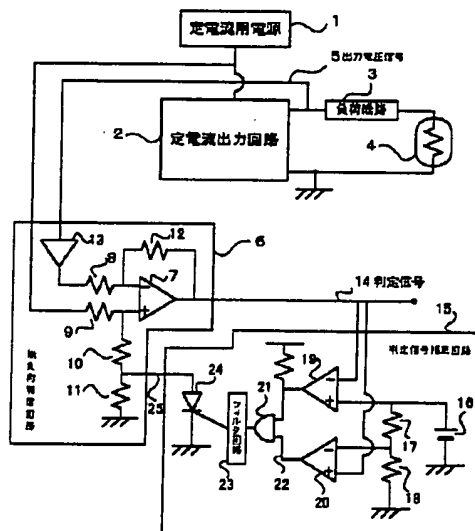
(51) Int. Cl.

G01R 31/02
// G05F 1/10(21) Application number: **2001383466**(71) Applicant: **NEF:KK**(22) Date of filing: **17.12.01**(72) Inventor: **HASHIMOTO KAZUTAKA****(54) NO-LOAD DECISION CIRCUIT WITH
CORRECTION FUNCTION****(57) Abstract:**

PROBLEM TO BE SOLVED: To solve the problem that a no-load decision circuit 6 cannot decide a no-load correctly is generated when an output voltage signal 5 of a constant-current output circuit 2 is dropped in a characteristic change due to a secular change or the like.

SOLUTION: A decision signal 14 is input to a decision-signal correction circuit 15, and whether the signal has an improbable value before the characteristic change is detected by a comparator 19 and a comparator 20. When the signal has the improbable value as a result, a thyristor 24 which apparently lowers an output voltage of a constant-current power supply to be input to the circuit 6 is operated effectively, and a relative relationship between the signal 5 and the output voltage of the constant-current power supply is maintained at a state before the characteristic change.

COPYRIGHT: (C)2003,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-185692

(P2003-185692A)

(43) 公開日 平成15年7月3日 (2003.7.3)

(51) Int.Cl. ⁷	識別記号	F I	テームコード (参考)
G 0 1 R 31/02		G 0 1 R 31/02	2 G 0 1 4
// G 0 5 F 1/10	3 0 1	G 0 5 F 1/10	3 0 1 Z 5 H 4 1 0

審査請求 未請求 請求項の数4 O L (全 6 頁)

(21) 出願番号 特願2001-383466(P2001-383466)

(22) 出願日 平成13年12月17日 (2001. 12. 17)

(71) 出願人 000232047

株式会社エヌ・イー・エフ

東京都港区芝五丁目7番1号

(72) 発明者 橋本 和孝

東京都港区芝浦三丁目18番21号 日本電気

エンジニアリング株式会社内

(74) 代理人 100109313

弁理士 机 昌彦 (外2名)

Fターム(参考) 2G014 AA02 AB29 AC18

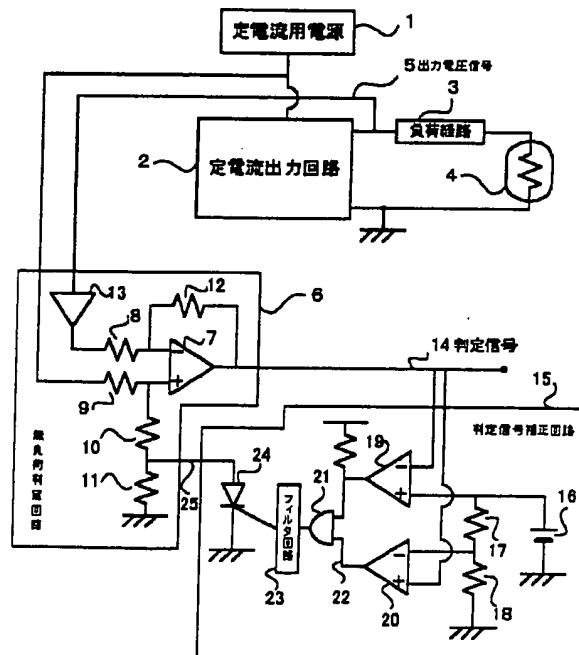
5H410 FF03 FF26 FF28 LL20

(54) 【発明の名称】 補正機能付き無負荷判定回路

(57) 【要約】

【課題】 経年変化等による特性変化時に定電流出力回路2の出力電圧信号5が低下すると、無負荷判定回路6は無負荷の判定を正しく行えない状況が生じる。

【解決手段】 判定信号14を判定信号補正回路15に入力させ、特性変化前には取り得ない値であるかをコンパレータ19、20で検出し、その結果取り得ない値であった場合は無負荷判定回路6に入力する定電流用電源の出力電圧を見かけ上低下させるサイリスタ24を有効に動作させ、出力電圧信号5と定電流用電源の出力電圧との相対関係を特性変化前の状態に維持する。



【特許請求の範囲】

【請求項 1】 定電流用電源から電源の供給を受けて負荷に一定の電流を供給する定電流出力回路における該定電流出力回路又は該負荷の断線を判定するために、該定電流用電源からの出力電圧と該定電流回路からの出力電圧信号とを比較して判定信号を出力する差動増幅回路を有する無負荷判定回路において、

該判定信号が異常状態を示す所定範囲にある場合に該差動増幅回路のゲインを切換え該定電流用電源からの出力電圧を見かけ上下げる補正回路を有することを特徴とする補正機能付き無負荷判定回路。

【請求項 2】 前記補正回路は、前記定電流出力回路が正常有負荷最大値を出力した場合における判定信号以上を検出して信号を出力する第 1 のコンパレータと、該定電流出力回路が正常無負荷最小値を出力した場合における判定信号以下を検出して信号を出力する第 2 のコンパレータとを有し、該第 1 及び第 2 のコンパレータから共に信号が出力された場合に前記差動増幅回路のゲインを切換え前記定電流用電源からの出力電圧を見かけ上下げることを特徴とする請求項 1 記載の補正機能付き無負荷判定回路。

【請求項 3】 定電流用電源から電源の供給を受けて負荷に一定の電流を供給する定電流出力回路における該定電流出力回路又は該負荷の断線を判定するために、該定電流用電源からの出力電圧と該定電流回路からの出力電圧信号とを比較して判定信号を出力する差動増幅回路を有する無負荷判定回路において、

該出力電圧信号が異常状態を示す所定範囲にある場合に該差動増幅回路のゲインを切換え該定電流用電源からの出力電圧を見かけ上下げる補正回路を有することを特徴とする補正機能付き無負荷判定回路。

【請求項 4】 前記補正回路は、前記出力電圧信号が正常有負荷最大値以上であったことを検出して信号を出力する第 1 のコンパレータと、該定電流出力回路が正常無負荷最小値以下であることを検出して信号を出力する第 2 のコンパレータとを有し、該第 1 及び第 2 のコンパレータから共に信号が出力された場合に前記差動増幅回路のゲインを切換え前記定電流用電源からの出力電圧を見かけ上下げることを特徴とする請求項 3 記載の補正機能付き無負荷判定回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、定電流出力回路等の無負荷を判定する技術に関し、特に経年変化等により定電流回路の出力特性が変化したときでも良好に無負荷を判定する無負荷判定技術に関する。

【0002】

【従来の技術】 従来、定電流出力回路から負荷に電流が供給される装置の断線、つまり無負荷状態を検出するために、図 6 に示すような無負荷判定回路が考えられてい

た。

【0003】 図に示す無負荷判定回路 6 は、定電流用電源 1、定電流出力回路 2、負荷経路 3、及び負荷 4 を有する定電流回路の無負荷を判定するために設けられており、OP アンプ 7、抵抗 8～12、及びバッファ回路 13 とから構成されている。

【0004】 定電流出力回路 2 は定電流用電源 1 から必要な電力の供給を受け、負荷 4 に対して一定の電力を供給する。

【0005】 このとき、無負荷判定回路 6 は定電流用電源 1 からの出力電圧と定電流出力回路 2 からの出力電圧信号 5 を入力とし、その差分を増幅して判定信号 14 を出力している。定電流用電源 1 からの出力電圧と、出力電圧信号 5 と、判定信号 14 の関係を図 3（有負荷時）に示す。

【0006】 図においては、出力電圧信号 5 は変動幅があるが、定電流用電源 1 はその性質上常に一定の電圧を供給しているのに対し、出力電圧信号 5 は定電流出力回路 2 に接続される負荷 4 や負荷経路 3 の特性上微小ながら変動があり、理論や実験等によりその最大値と最小値を求めることができる。つまり、この最大値から最小値までの幅が図面における変動幅となっている。

【0007】 一方、負荷 4 等が無負荷状態になった場合を考えると、図 3（無負荷時）に示すように、定電流出力回路 2 からの出力電圧信号 5 は定電流用電源 1 からの出力電圧近くまで上昇するため、無負荷判定回路 6 から出力される判定信号 14 は有負荷時に比べて大きく下降する。

【0008】 なお、無負荷時においては、定電流用電源 1 からの出力電圧と定電流出力回路 2 からの出力電圧信号 5 は殆ど同じ値となるため、無負荷判定回路 6 から出力される判定信号 14 の電圧値はほぼ 0V を示す。

【0009】 ここで、有負荷時の判定信号 14 と無負荷時の判定信号 14 は、定電流用電源 1、定電流出力回路 2、負荷経路 3、負荷 4 の特性や回路構成等の影響により、理論的または実験的に定まるため、この両者の判定信号の中間に判定しきい値を設け、図 6 には図示していないが、後段の比較回路においてその判定しきい値と判定信号 14 を比較することで有負荷状態なのか無負荷状態なのかを判定することが可能となる。

【0010】 なお、上述したように出力電圧信号 5 は変動するため、判定しきい値の設定は、有負荷出力電圧信号 5 の最大値と無負荷出力電圧信号 5 の最小値に対応する有負荷最大値判定信号 14 と無負荷時最小値判定信号 14 との中間に設定するようにしている。

【0011】 また、上述したように有負荷時と無負荷時の出力電圧信号 5 は所定範囲内で一定であるため、無負荷判定回路 6 から出力される判定信号 14 も所定範囲内で一定である。本例では無負荷最大時と有負荷最小時の判定しきい値 14 の中間にしきい値を設定するだけであ

ったが、有負荷最大時及び無負荷最小時の判定信号 1 4 の中間領域は本来取り得ない値であるため、当該領域を判定不能領域と設定することや、それぞれの値をしきい値に設定して無負荷判定を行うことも考えられる。

【0012】

【発明が解決しようとする課題】しかし、定電流出力回路 2、負荷経路 3 及び負荷 4 等は外部環境や経年変化等を生じるため、定電流出力回路 2 の出力特性が変化し、無負荷の判定が正しく行えない状況が生じる場合があった。

【0013】具体的に説明すると、上述のように定電流出力回路 2 の出力特性が変化すると、図 5 に示すように出力電圧信号 5 が定電流用電源 1 からの出力電圧に比較して小さくなり、それに伴い判定信号 1 4 は大きくなるが、判定しきい値自体は変わらないため、無負荷時の判定信号 1 4 が判定しきい値を上回ってしまう状態が生ずる。

【0014】このような状態下においては、実際に負荷 4 等に断線が生じて無負荷状態であっても判定信号 1 4 が判定しきい値より大きくなるため、無負荷を判定できなくなってしまうという問題があった。

【0015】そこで本発明は、かかる状況下においても正しく無負荷を判定できる無負荷判定回路を提供することを目的とする。

【0016】

【課題を解決するための手段】本発明はかかる目的を達成するため、定電流用電源から電源の供給を受けて負荷に一定の電流を供給する定電流出力回路における該定電流出力回路又は該負荷の断線を判定するために、該定電流用電源からの出力電圧と該定電流回路からの出力電圧信号とを比較して判定信号を出力する差動増幅回路を有する無負荷判定回路において、該判定信号が異常状態を示す所定範囲にある場合に該差動増幅回路のゲインを切換え該定電流用電源からの出力電圧を見かけ上下げる補正回路を有することとする。

【0017】この場合、前記補正回路は、前記定電流出力回路が正常有負荷最大値を出力した場合における判定信号以上を検出して信号を出力する第 1 のコンパレータと、該定電流出力回路が正常無負荷最小値を出力した場合における判定信号以下を検出して信号を出力する第 2 のコンパレータとを有し、該第 1 及び第 2 のコンパレータから共に信号が出力された場合に前記差動増幅回路のゲインを切換え前記定電流用電源からの出力電圧を見かけ上下げることとするのが望ましい。

【0018】また、定電流用電源から電源の供給を受けて負荷に一定の電流を供給する定電流出力回路における該定電流出力回路又は該負荷の断線を判定するために、該定電流用電源からの出力電圧と該定電流回路からの出力電圧信号とを比較して判定信号を出力する差動増幅回路を有する無負荷判定回路において、該出力電圧信号が

異常状態を示す所定範囲にある場合に該差動増幅回路のゲインを切換え該定電流用電源からの出力電圧を見かけ上下げる補正回路を有することとする。

【0019】この場合、前記補正回路は、前記出力電圧信号が正常有負荷最大値以上であったことを検出して信号を出力する第 1 のコンパレータと、該定電流出力回路が正常無負荷最小値以下であることを検出して信号を出力する第 2 のコンパレータとを有し、該第 1 及び第 2 のコンパレータから共に信号が出力された場合に前記差動増幅回路に出力する前記定電流用電源からの出力電圧を下げることにすることが望ましい。

【0020】

【発明の実施の形態】次に本発明にかかる第 1 の実施の形態について図面を参照して説明する。

【0021】図 1 は本発明にかかる補正機能付き無負荷判定回路を示しており、ケーブル等の負荷経路 3 を介して負荷 4 に一定の電流を供給する定電流出力回路 2 と、定電流出力回路 2 に電源を供給する定電流用電源 1 と、定電流用電源 1 からの出力電圧と定電流出力回路 2 からの出力電圧信号 5 を入力として負荷 4 等が正常に接続されているか否かを判定するための判定信号 1 4 を出力する無負荷判定回路 6 と、定電流出力回路 2 等の出力特性の変化に伴い無負荷判定回路 6 を補正する判定信号補正回路 15 とから構成される。

【0022】無負荷判定回路 6 は更に、OP アンプ 7 と抵抗 8 ～ 12 からなる差動増幅回路と、出力電圧信号 5 に接続されて定電流出力回路 2 から見た負荷変化を防止するためのバッファ回路 13 とを備えている。

【0023】また、判定信号補正回路 15 は、特性変化前における有負荷最大時の判定信号 1 4 に相当する基準電圧と無負荷判定回路 6 から出力された判定信号 1 4 を比較して、判定信号 1 4 の方が大きければ L レベル信号を出力する上限値コンパレータ 19 と、特性変化前における無負荷最小時の判定信号 1 4 に相当する基準電圧と無負荷判定回路 6 から出力された判定信号 1 4 を比較して、判定信号 1 4 の方が小さければ L レベル信号を出力する下限値コンパレータ 20 と、特性変化前における無負荷最大時及び有負荷最小時の判定信号 1 4 に相当する規定電圧を生成する規定電圧 16 及び抵抗 17、18 と、無負荷判定回路 6 に入力する定電流用電源 1 からの出力電圧を見かけ上低下させるサイリスタ 24 と、上限値コンパレータ 19 及び下限値コンパレータ 20 の双方から H レベル信号が出力された場合にサイリスタ 24 を動作させる論理和回路 21 と、論理和回路 21 から出力される信号の過渡変化を吸収するフィルタ回路 23 とから構成される。

【0024】次に本発明の動作について図 3 及び図 4 をも参照して説明する。

【0025】定電流出力回路 2 は従来と同様に、定電流用電源 1 から電源の供給を受け、負荷経路 3 を介して負

荷4に一定電流を供給している。

【0026】一方、無負荷判定回路6は、定電流出力回路2等が断線していないかどうかを判定するため、定電流用電源1からの出力電圧をOPアンプ7の一方に入力させ、定電流出力回路2からの出力電圧信号5をバッファ回路13でインピーダンスの変換を行いOPアンプ7の他方に入力させる。

【0027】OPアンプ7は入力された定電流用電源1からの出力電圧と出力電圧信号5の差分を増幅し、これを判定信号14として出力する。

【0028】判定信号14は図示しない判定回路において従来と同様に所定のしきい値と比較され、しきい値より大きければ正常負荷接続と判定し、しきい値より小さければ断線と判断する(図3参照)。

【0029】次に、定電流出力回路2等の特性が変化し、定電流出力回路2からの出力電圧信号5が当初より低くなった場合を考える。

【0030】定電流出力回路2からは、従来と同様に図5に示すような出力電圧信号5が出力される。そして、無負荷判定回路6の差動増幅回路では定電流用電源1からの出力電圧と出力電圧信号5の差分を増幅し、これを判定信号14として出力する。

【0031】判定信号14は判定信号補正回路15に入力され、2つのコンパレータにより基準電圧と比較される。この時、判定信号14は上限値コンパレータ19の基準電圧より小さく、かつ下限値コンパレータ20の基準電圧より大きいため、上限値コンパレータ19及び下限値コンパレータ20の双方からHレベル信号が送出され、論理和回路21によりサイリスタ24をON状態にする。

【0032】フィルタ回路23は、断線発生時もしくは断線復帰時に、判定信号14が異常電圧範囲を経由する過程でコンパレータから出力される信号の過渡変化を吸収する。

【0033】サイリスタ24がON状態になると、無負荷判定回路6のOPアンプ7に入力する定電流用電源1からの出力電圧の一部を補正信号25としてサイリスタ24から放出されるため、OPアンプ7に入力する定電流用電源1からの出力電圧は見かけ上低下し、定電流出力回路の出力電圧信号5との電圧差が減少する。

【0034】これにより、OPアンプ7から出力される判定信号14は、図4(右側)に示すように、無負荷判定回路6で無負荷の判定ができる範囲に補正され、有効に無負荷判定を行うことができる。

【0035】次に発明にかかる第2の実施の形態について図2を参照して説明する。

【0036】基本的には上述した第1の補正機能付き無負荷判定回路と同様であるが、第2の補正機能付き無負荷判定回路では、判定信号補正回路は判定信号14をセンスするのではなく無負荷判定回路6に入力する出力電

圧信号5をセンスしている点で異なる。

【0037】具体的には、特性変化時はそもそも出力電圧信号5自体が変動するため、無負荷判定回路6に入力する前段で出力電圧信号5を判定信号補正回路15に入力させて、上限値コンパレータ19及び下限値コンパレータ20で基準電圧と比較させている。

【0038】その後の動作については上記第1の実施の形態と同様であり、両コンパレータ19、20の出力を受けて論理和回路21がサイリスタ24をON状態とし、無負荷判定回路6のOPアンプ7に入力する定電流用電源1からの電源出力を見かけ上低下させることができるので、判定信号14を無負荷判定可能範囲に補正し、特性変化時も適正に無負荷判定を行うことができる。

【0039】以上本発明にかかる2つの実施の形態を説明したが、本発明はこれに限定されるものではなく、同様の作用効果を得られる範囲であれば各構成要素を適宜変更した構成も含むものである。これらの一例を以下に示す。

【0040】本実施例ではしきい値を1種としたが、これを有負荷最大時と無負荷最小時の判定信号14に相当する2種のしきい値を設定することも考えられ、上述した本発明の作用効果を奏しうる範囲で有れば自由に設定できることは当然に考えられるものである。

【0041】また、本実施例ではサイリスタ24を用いているが、これをラッチ回路とトランジスタに置き換えることも可能である。この場合、ラッチ回路のリセット機能を利用すれば、必要により外部からのリセット信号で補正機能をOFFにすることができる。

【0042】また、本実施例では判定信号14又は定電流用電源1からの出力電圧の上限/下限判定に2つのコンパレータ19、20を用いているが、これを差動増幅回路で下限電圧を減じ、その出力をコンパレータで判定する校正にすることも可能である。

【0043】更に、判定信号補正回路15のコンパレータ数と補正信号数を増やし、無負荷判定回路6の定電流電源1側の抵抗数を増やすことで、判定信号14の補正を更に細かく行うことができる。

【0044】また、判定信号補正回路15にマイナス電圧の判定を行うコンパレータを追加することで、運用中に定電流出力回路2の無負荷時の電圧が正常(上昇)した場合に、判定信号補正回路15の機能をOFFにすることができる。

【0045】また、判定信号補正回路15のコンパレータをA/D変換回路に置き換え、複数個用意した無負荷判定回路6の定電流用電源1側抵抗をA/D変換後のデジタル信号でデマルチプレクサを用いて切り替えることで、判定信号14の補正を微細に行うことができる。

【0046】

【発明の効果】以上説明したように本発明によれば、定

電流出力回路2等が特性変化して定電流出力回路2からの出力電圧信号5が低下したときであっても、判定信号14又は出力電圧信号5が取り得ない値になった場合に、無負荷判定回路6に入力する定電流用電源1からの出力電圧を見かけ上低下させることで、出力電圧信号5と定電流用電源1からの出力電圧の関係を適正に維持させることができ、これにより判定信号14を無負荷判定が適正に行える範囲に補正されるため、特性変化に応じて抵抗等の回路を変更することなく無負荷の判定を適正に行うことが可能となる。

【図面の簡単な説明】

【図1】本発明に係る第1の実施の形態を示したブロック図。

【図2】本発明にかかる第2の実施の形態を示したブロック図。

【図3】特性変化前の各信号を示した図。

【図4】特性変化後に補正された各信号を示した図。

【図5】従来の特性変化後の各信号を示した図。

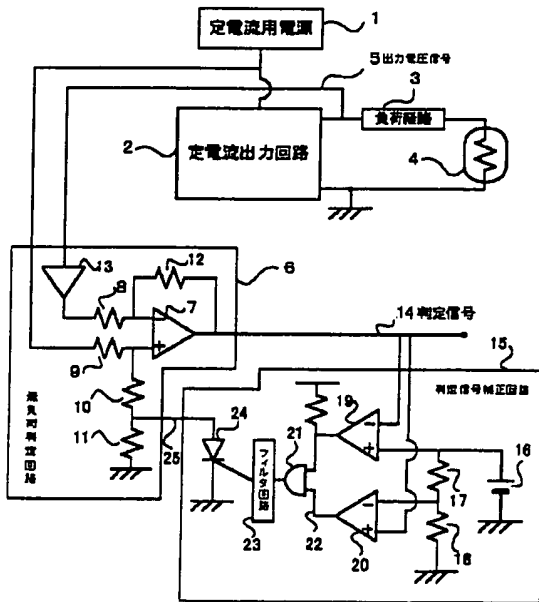
【図6】従来の無負荷判定回路を示したブロック図。

【符号の説明】

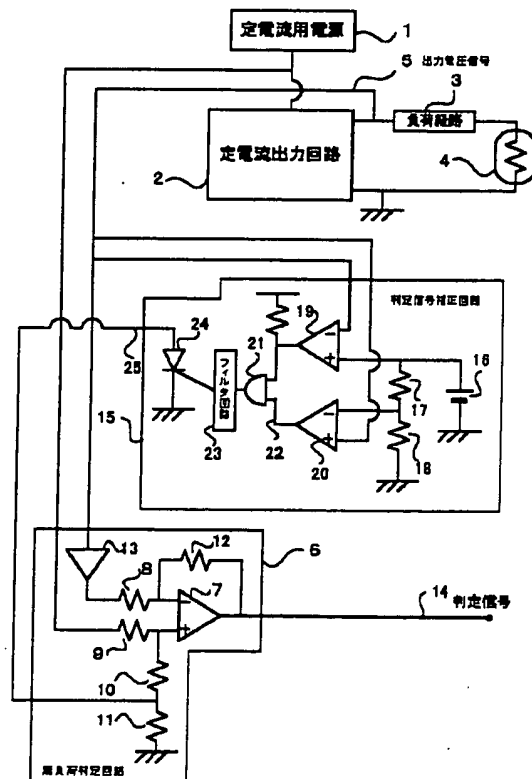
- 1 定電流用電源
- 2 定電流出力回路
- 3 負荷経路
- 4 負荷
- 5 出力電圧信号
- 6 無負荷判定回路
- 7 OPアンプ
- 8、9、10、11、12、17、18 抵抗
- 13 バッファ回路
- 14 判定信号
- 15 判定信号補正回路
- 16 規定電圧
- 19 上限値コンパレータ
- 20 下限値コンパレータ
- 21 論理和回路
- 22 コンパレータ出力電圧
- 23 フィルタ回路
- 24 サイリスタ
- 25 補正信号

20

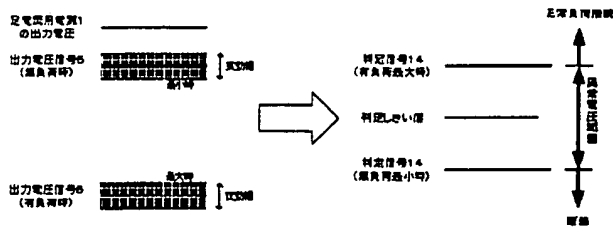
【図1】



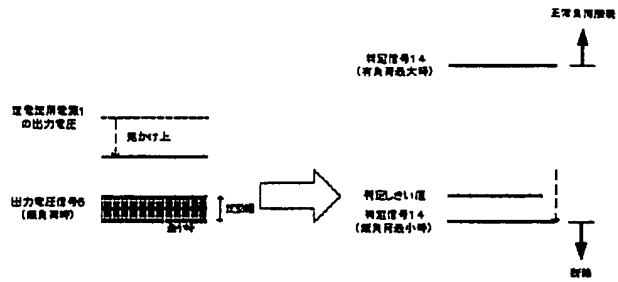
【図2】



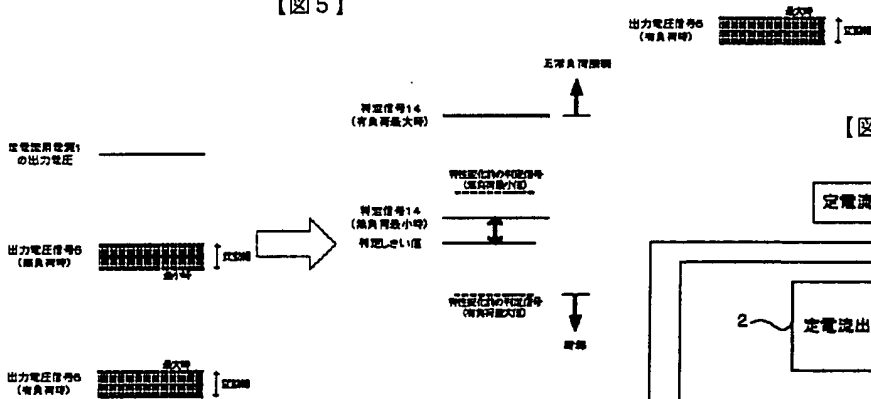
【図3】



【図4】



【図5】



【図6】

